

# 1/4-VGA FSTN 5,7" COLOUR LCD MIT / OHNE TOUCHPANEL



Abmessungen 155x115x8,5mm

## TECHNISCHE DATEN

- \* 320x240x3 PUNKTE FARB-GRAFIK-LCD MIT 5,7"
- \* VERSORGUNGSSPANNUNG 5V / +26V
- \* OPTIONAL MIT TOUCHPANEL LIEFERBAR
- \* BETRIEBSTEMPERATURBEREICH 0..+50°C
- \* LAGERTEMPERATURBEREICH -20..+70°C
- \* KONTRAST > 1:30
- \* KOMPATIBEL ZU KYOCERA KCS057QV1AJ-G23

## BESTELLBEZEICHNUNG

5,7" 1/4-VGA COLOUR DISPLAY  
MIT TOUCHPANEL, ANALOG

CFL INVERTER  
15-POL. STECKER (SMD) FÜR DATENBUS  
JUMPERKABEL 15-POLIG, 40mm LANG  
2-POL. STECKER FÜR CFL-BELEUCHTUNG

EA W320F-8C  
EA W320F-8CTP  
EA CXA-E005W  
EA WS125-15S  
EA KA-215125  
EA WS800-02S

KOMPLETT FERTIG AUFGEBAUT MIT VIELEN ONBOARD-FUNKTIONEN:  
BEDIENEINHEIT MIT RS-232 INTERFACE UND TOUCH

EA KIT320F-8CTP

**ELECTRONIC  
ASSEMBLY** GMBH

LOCHHAMER SCHLAG 17 · D- 82 166 GRÄFELFING  
TEL 089/8541991 · FAX 089/8541721 · <http://www.lcd-module.de>

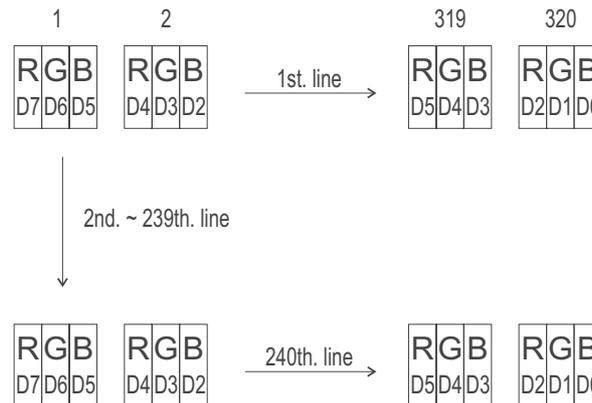
### PINBELEGUNG

Bestückt ist ein 15-poliger Stecker von JST (*BHR-03VS-1*). Das Gegenstück ist unter der Bestellnummer **EA WS125-15S** erhältlich. Ein Jumperkabel mit 40mm Gesamtlänge hat die Bestellbezeichnung **EA KA-215125**.

Die Hintergrundbeleuchtung wird über einen Stecker von Molex (*53261-1510*) angeschlossen. Das Gegenstück in SMD-Ausführung ist unter der Bestellnummer **EA WS800-02S** erhältlich.

Pin	Symbol	Pegel	Funktion
1	FRM	H/L	Frame Signal
2	CL1(LP)	H/L	Data Latch Signal
3	CL2(CP)	H/L	Data Shift Clock
4	DISPOFF	H/L	L: Display Off
5	VDD	H	Pluspol für Elektronik
6	VSS	L	Minuspol für Elektronik
7	VEE	-	Displayspannung ca.+26V
8	D7	H/L	Display Data 7
9	D6	H/L	Display Data 6
10	D5	H/L	Display Data 5
11	D4	H/L	Display Data 4
12	D3	H/L	Display Data 3
13	D2	H/L	Display Data 2
14	D1	H/L	Display Data 1
15	D0	H/L	Display Data 0

### ZUORDNUNG DATENBITS - PIXEL



### TIMING

Item	Symbol	Test Condition	min.	typ.	max.	Unit
Clock Cycle	tC	Fig.1	500	-	-	ns
CP Pulse Width	tWC	Fig.1	240	-	-	ns
LP Pulse Width	tWL	Fig.1	240	-	-	ns
Data Set Up Time	tDSU	Fig.1	240	-	-	ns
Data Hold Time	tDHD	Fig.1	240	-	-	ns
CP Rise/Fall Time	tr,tf	Fig.1	-	-	50	ns
CP to LOAD	tCL	Fig.1	240	-	-	ns
LOAD to CP	tLC	Fig.1	240	-	-	ns
LP Pulse Width	tLW	Fig.1	240	-	-	ns
CL1 Pulse Width	tCW	Fig.2	170	-	-	ns
Data Set Up Time	tDSU2	Fig.2	240	-	-	ns
Data Hold Time	tDHD2	Fig.2	170	-	-	ns
CL1 Rise/Fall Time	tr2,tf2	Fig.2	-	-	50	ns

## ELECTRONIC ASSEMBLY

### GENERAL

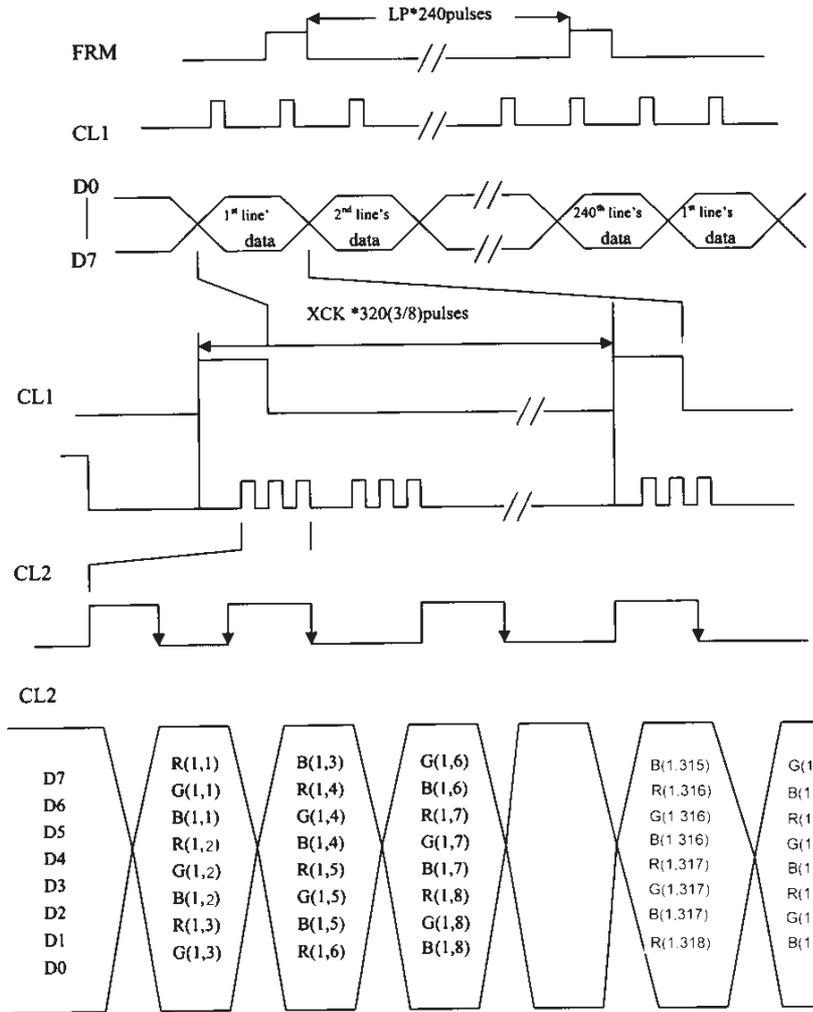


FIG. 1

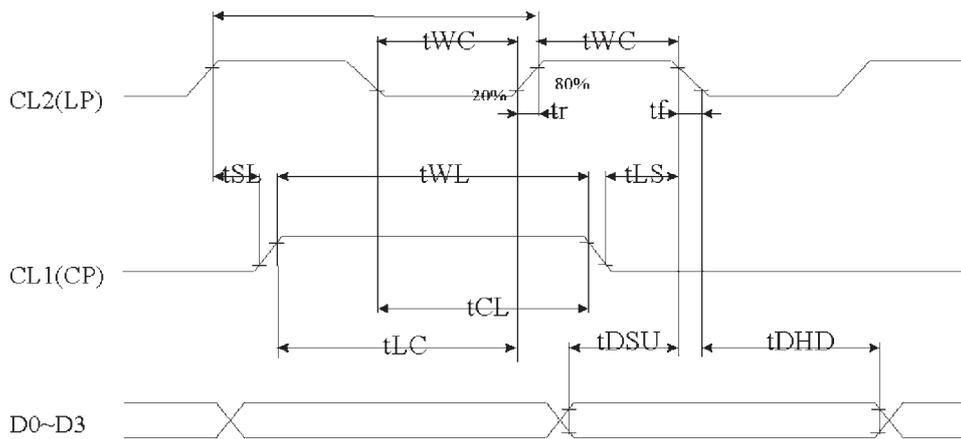


FIG. 2

